L'INTERFACCIA GPIB

Esistono molti tipi di interfacce che consentono di trasformare il proprio PC in uno strumento di misura. Una di queste verrà esaminata di seguito nel capitolo: l'interfaccia GPIB (General Purpose Interface Bus), anche conosciuta con il nome di IEEE. 488.

Sono ormai molti gli strumenti da laboratorio o di tipo industriale che incorporano l'interfaccia GPIB. Questi strumenti sono normalmente più evoluti e con prestazioni superiori alle normali schede di acquisizione dati. Un computer con questo tipo di interfaccia e un software appropriato sono in grado di controllare questi strumenti di misura e leggere direttamente i loro dati.

Per comprendere la filosofia di questa interfaccia bisogna sapere cosa è effettivamente il GPIB e come viene configurato all'interno di una rete di strumentazione. Per questa ragione verranno esaminate le diverse modalità

Moltissimi strumenti da laboratorio e industriali sono dotati di interfaccia GPIB

Oltre alle schede di acquisizione dati, esistono altri metodi per trasformare il proprio PC in uno strumento di misura

di funzionamento e di collegamento, e i diversi modelli di apparecchiature di misura supportate dal GPIB, quali analizzatori di bus, espansori di bus, ecc.

Nascita e sviluppo dell'interfaccia GPIB

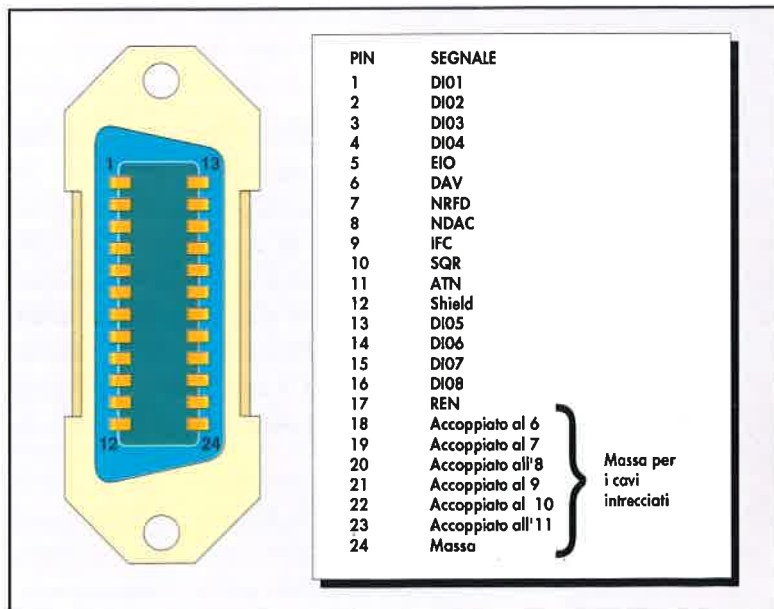
L'interfaccia standard per la strumentazione *IEEE-488* è stata sviluppata dalla Hewlett Packard, che nel settembre del 1965 iniziò a studiare il sistema per standardizzare i suoi strumenti di test. Nel 1975, l'*Istituto di Ingegneria Elettrica ed Elettronica* presentò il suo, ora famoso, *IEEE-STD 488*. Nell'anno 1976 l'*Istituto Nazionale Americano per la Standardizzazione (ANSI)* presentò il suo standard *MA1.1*, che è identico allo standard IEEE-488. Attualmente esistono altri due standard internazionalmente riconosciuti, e cioè lo *standard IEC 625-1* e il *British Standard B.S. 6146*, che sono simili all'IEEE-488, dal quale differiscono solamente per il tipo di connettore utilizzato per l'adattamento dell'hardware. L'IEEE-488 e i suoi equivalenti sono conosciuti anche con altre sigle, utilizzate da più di 250 costruttori in 14 paesi diversi per la progettazione, lo sviluppo e la realizzazione di più di 2500 strumenti differenti.

L'interfaccia standard IEEE-488 per strumentazione è stata sviluppata dalla Hewlett-Packard

Caratteristiche del GPIB

Le apparecchiature vengono normalmente collegate tramite un connettore tipo D a 25 terminali subminiatura, oppure per mezzo di un connettore piatto a 24 terminali, in funzione delle specifiche standard americane. Purtroppo, il connettore D-25 è lo stesso utilizzato dallo standard RS-232-C dell'Associazione dell'Industria Elettronica, che rappresenta l'interfaccia seriale per lo scambio di dati binari tra un terminale e una periferica di comunicazione. Questo connettore può supportare tensioni di +25 V e correnti di cortocircuito di 0,5 A.
Anche se è piuttosto improbabile che i componenti si guastino, potrebbe però capitare che se si scambiano accidentalmente tra di loro l'interfaccia di comunicazione e quella strumentale le apparecchiature collegate subiscano dei danneggiamenti.

Il GPIB utilizza un connettore standard americano a 24 terminali, con 16 linee per i segnali del bus e 8 linee di massa

PIN	SEGNALE	
1	DI01	
2	DI02	
3	DI03	
4	DI04	
5	EIO	
6	DAV	
7	NRFD	
8	NDAC	
9	IFC	
10	SQR	
11	ATN	
12	Shield	
13	DI05	
14	DI06	
15	DI07	
16	DI08	
17	REN	
18	Accoppiato al 6	Massa per i cavi intrecciati
19	Accoppiato al 7	
20	Accoppiato all'8	
21	Accoppiato al 9	
22	Accoppiato al 10	
23	Accoppiato all'11	
24	Massa	

Il GPIB utilizza una logica di tipo negativo con livelli di segnale TTL. Ad esempio, se un segnale è vero (1 logico), il livello è basso.
In Europa circa il 90% delle apparecchiature compatibili con il bus utilizza il connettore tipo IEEE-488/ANSI/MC1.1 a 24 terminali; esistono comunque degli adattatori per interfacciare questo connettore con quello a 25 terminali, tipo l'IEC 625-1.

SPECIFICHE DEL GPIB

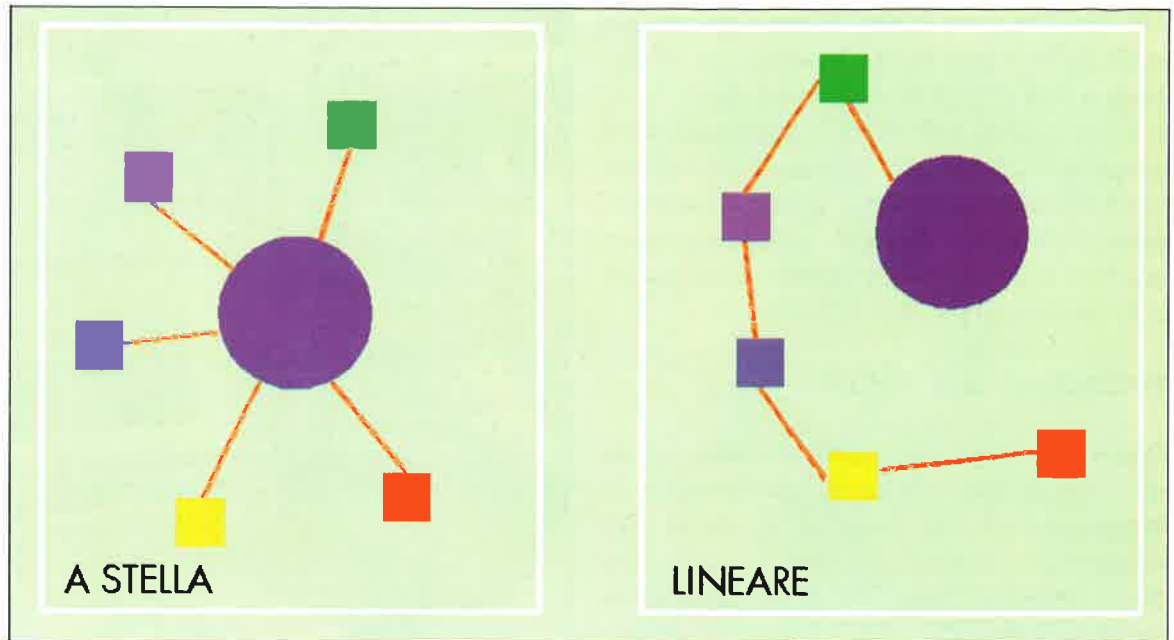
Quando al dispositivo sotto controllo, come ad esempio una stampante, un contatore di frequenza, ecc., si invia un comando per eseguire una certa operazione, si suole dire che il controller "parla" e il meccanismo di risposta "ascolta".
Ciascuno dei dispositivi GPIB deve essere in grado di svolgere tutte le funzioni proprie di una interfaccia. Un "ascoltatore" è un meccanismo in grado di ricevere dati attraverso l'interfaccia quando viene correttamente indirizzato. Esempi di questi tipi di apparecchiature sono: le stampanti, i monitor, gli alimentatori di tensione e i generatori di segnali programmabili. Utilizzando questo tipo di interfaccia si possono pilotare fino a 15 "ascoltatori" attivi simultaneamente.
Una apparecchiatura "parlante" è quella che trasmette i dati all'interfaccia quando viene indirizzata. Ad esempio, alcuni di questi sistemi possono essere: lettori di cassette, le uscite di un voltmetro o di un contatore, ecc. Sul bus attivo dell'interfaccia può esistere un solo "parlatore" alla volta.
Un controller è un dispositivo in grado di specificare durante un trasferimento di informazioni quale strumento è il "parlatore" e quale "l'ascoltatore". Il lavoro che svolge un controller può essere paragonato a quello della CPU di un computer; una analogia più appropriata è quella di raffrontare un controller con il commutatore centrale del sistema telefonico di una città.
Il commutatore centrale (controller) *monitorizza* la rete di comunicazione (GPIB). Quando il centro (controller) rileva che qualcuno (apparecchiatura) desidera fare una chiamata (inviare un messaggio di dati), collega il trasmettitore ("parlatore") al ricevitore ("ascoltatore").

Configurazioni diverse del controller GPIB, con il quale è possibile gestire tutte le apparecchiature ad esso collegate

Il controller normalmente indirizza (o attiva) il trasmettitore prima che invii un messaggio al ricevitore. Dopo che il messaggio è stato trasmesso il controller generalmente disindirizza (disattiva) entrambi i dispositivi.
Alcune configurazioni GPIB non richiedono la presenza di un controller; ad esempio, una apparecchiatura che agisce sempre da trasmettitore chiamata *talk-only* può essere collegata direttamente a uno o più meccanismi di solo ascolto.
Riassumendo, un controller è sempre indispensabile quando è necessario cambiare gli indirizzi del ricevitore e del trasmettitore. Le configurazioni più comuni per collegare tutte le apparecchiature sono:
- *a stella:* nella quale tutte le apparecchiature sono connesse al controller e dipendono direttamente da questo;
- *lineare:* nella quale tutti i sistemi sono collegati tra di loro, ma solo uno risulta in comunicazione diretta con il controller.

Il lavoro svolto da un controller può essere paragonato a quello della CPU in un computer

LINEE E SEGNALI DEL GPIB

Il sistema di interfaccia GPIB è costituito da 16 linee attive di segnale e da tre bus. Il termine bus

Rete operativa di apparecchiature strumentali nelle due possibili configurazioni: a stella e lineare

Il sistema di interfaccia GPIB è formato da 16 linee attive

significa un insieme di segnali raggruppati. Questi tre gruppi sono:
- *bus dei dati,*
- *bus di trasferimento dei byte,*
- *bus di controllo dell'interfaccia.*

Ciascuno di questi bus è indipendente. In altre parole, il bus dei dati non può in nessun caso trasferire byte né controllare i segnali dell'interfaccia tramite la stessa. La distribuzione delle 16 linee avviene secondo il seguente principio: otto per il bus dei dati, tre per il trasferimento dei byte e cinque per il controllo dell'interfaccia.
Lo schema di trasferimento dei messaggi utilizzato è byte-seriale/bit parallelo asincrono, per mezzo delle tre linee di trasmissione. I tre segnali di trasferimento sono:
- *DAV:* conferma dei dati (*Data Are Valid*),
- *NRFD:* non pronto per i dati (*Not Ready For Data*),
- *NDAC:* dati non accettati (*Not Data Accepted*).

Di seguito verrà analizzato il compito di ciascuno di questi segnali e il modo con cui agiscono.
Il *DAV* viene utilizzato per indicare la condizione dell'informazione sulle linee di ingresso/uscita dei dati. Quando il dato è completo e accettato, e la linea NRFD si trova a livello alto ed è stata sensibilizzata, il segnale DAV passa a livello basso e il dato viene confermato.
Il segnale *NRFD* indica la condizione dello stato di lettura delle apparecchiature che devono accettare i dati. NRFD si trova a livello basso quando le apparecchiature non sono pronte per ricevere dati. Questo segnale non passa a livello alto nel trasmettitore sino a quando tutti gli indirizzi dei ricevitori non sono pronti per ricevere dati.
La linea *NDAC* fornisce la condizione di accettazione dei dati da parte delle diverse apparecchiature. Il ricevitore pone il suo segnale NDAC a livello basso per indicare che non ha accettato dati. Solo quando i dati vengono accettati dalle linee di ingresso e di uscita libera la sua linea NDAC. Tuttavia, questa non commuta a livello alto nel trasmettitore sino a che l'ultimo ricevitore (il più lento) non ha accettato il dato.
Per garantire l'integrità del trasferimento dei dati si devono stabilire le tre seguenti condizioni.
1. L'apparecchiatura più lenta nel bus determina la frequenza di trasferimento durante la trasmissione di questi comandi.
2. I dati possono essere accettati contemporaneamente da più apparecchiature.
3. Tutti i byte trasferiti devono essere mantenuti per poter definire la trasmissione completa (tranne che per le risposte in parallelo).
Le linee del bus di controllo dell'interfaccia coor-

dinano il flusso delle informazioni. Le cinque linee che formano questo bus sono:
- *ATTN:* attenzione (Attention),
- *IFC:* cancellazione dell'interfaccia (Interface Clear),
- *SRQ:* richiesta di servizio (Service Request),
- *REN:* attivazione remota (Remote Enable),
- *EOI:* fine identificazione (End Of Identification).

Ciascuno di questi segnali svolge funzioni determinate. Il segnale *ATTN* consente a tutte le apparecchiature di interpretare i dati presenti sul bus come un comando di controllo, e attiva le loro funzioni di accettazione della trasmissione. Questa linea è di particolare importanza, poiché tutte le apparecchiature devono monitorizzarla e rispondere 200 ns dopo che questa è diventata attiva (livello basso). Quando questo segnale è attivo, porta le linee del bus di controllo nella modalità "command", che fornisce quattro funzioni principali:

1. - selezione degli strumenti che inviano o ricevono dati;

2. - selezione della modalità specifica di funzionamento dell'interfaccia, che comprende cinque comandi multilinea e quattro unilinea: cancellazione dell'interfaccia (IFC), attivazione remota (REN), attenzione (ATTN) e identificazione (IDY) quando sono attivi ATTN e EOI;

3. - definizione degli indirizzi delle apparecchiature di ricezione;

4. - emissione di un comando secondario specifico, per fornire dei codici per i comandi addizionali.

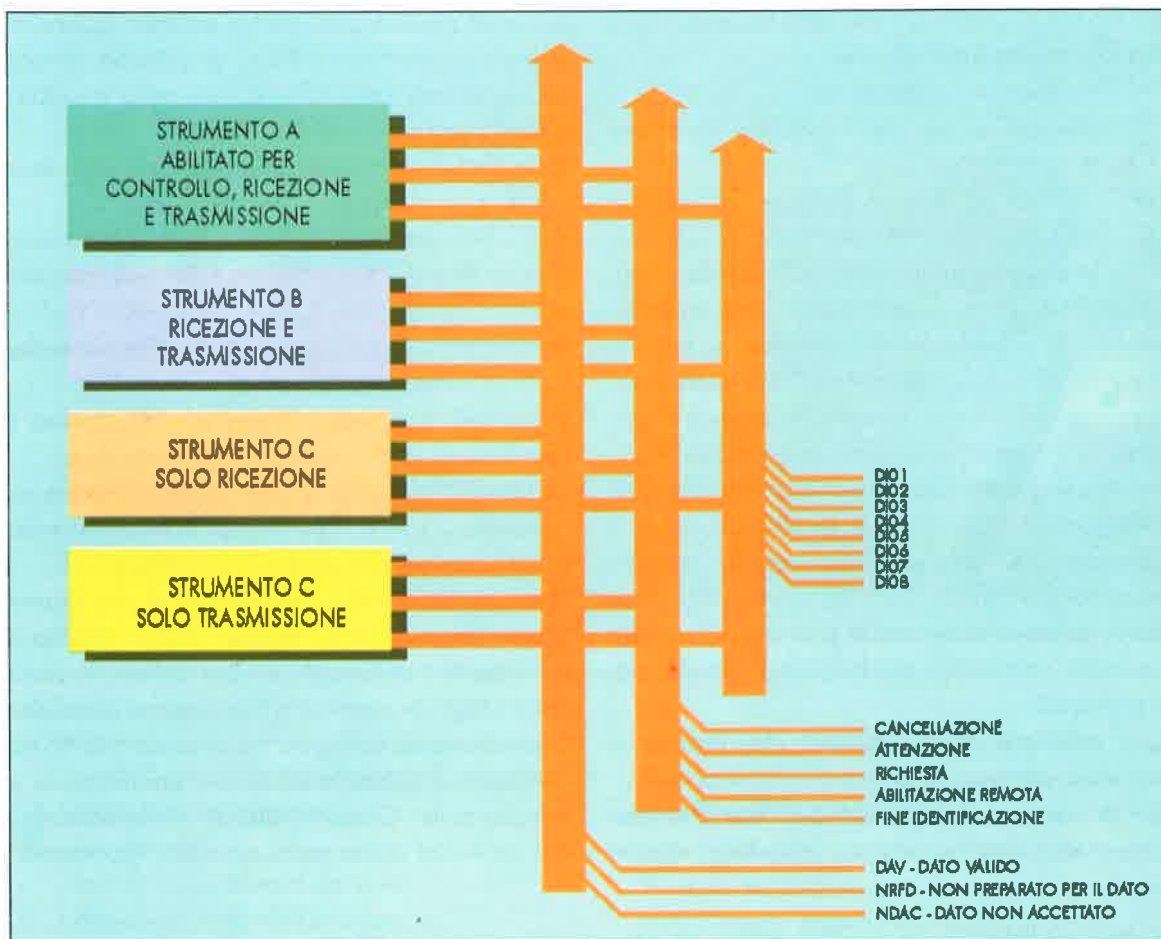
Il segnale *IFC* inizializza il sistema GPIB ponendolo in uno stato ideale (non attivato nel bus).

Il segnale di richiesta di servizio *SRQ* avvisa il controller di una richiesta di comunicazione.

La linea *REN* consente alle apparecchiature di rispondere a un programma di controllo remoto quando sono indirizzate per "ascoltare".

Il segnale *EOI* indica l'ultimo byte di dati di una sequenza multi-byte. Inoltre, viene utilizzato unitamente alla linea ATTN per definire lo stato dei bit negli strumenti con trasmissione parallela. Ogni strumento collegato ad un sistema GPIB ha un indirizzo di abilitazione che normalmente è selezionabile. Questo indirizzo viene utilizzato dal controller attivo nella modalità "command"

La linea REN consente alle apparecchiature di rispondere a un programma di controllo remoto quando sono impostate per l'"ascolto"

Le interfacce GPIB richiedono un supporto software per presentare i dati nel modo più efficace

Per il controllo dei dati vengono utilizzati tre bus indipendenti: bus dei dati, bus di trasferimento e bus di controllo dell'interfaccia

per determinare chi "parla" (tramite un indirizzo *talk*) e chi "ascolta" (tramite un indirizzo *listen*).
L'indirizzo dell'apparecchio viene preprogrammato in fase di costruzione e può essere reinizializzato durante la configurazione del sistema con un commutatore di indirizzi, con dei ponticelli o con dei dip-switch posti sul pannello frontale dell'apparecchiatura; i commutatori sono normalmente posti sulla parete posteriore del dispositivo, anche se possono a volte trovarsi all'interno.
L'equivalente decimale dei cinque bit meno significativi del commutatore determina l'indirizzo dell'apparecchiatura nell'interfaccia.
Infine, le otto linee dei dati, da DIO1 a DIO8, trasportano dati e messaggi relativi ai comandi. Tutti questi comandi e dati sfruttano i sette bit del codice ASCII o ISO, e in entrambi i casi utilizzano l'ottavo bit per la parità.

Tutti i comandi utilizzano i sette bit dei codici ASCII o ISO

LIMITAZIONI DEL GPIB

Le limitazioni principali nel funzionamento del GPIB sono:
1. - la lunghezza dei cavi di collegamento delle apparecchiature GPIB;
2. - il range massimo del trasferimento dei dati;
3. - il numero massimo di apparecchiature GPIB che possono essere configurate in una rete di questo tipo.
Tutti questi inconvenienti possono essere ridotti se si conoscono i dispositivi accessori di alcuni GPIB.
Le limitazioni dovute alla lunghezza dei cavi si possono ridurre o eliminare utilizzando interfacce di espansione per il bus. In commercio si possono trovare due tipi di espansori per il bus. Il primo è progettato specificamente per operare in modo simile ai modem sincroni o asincroni su linee interne, dedicate o sulla rete telefonica pubblica.

Esistono sistemi completi per analizzare e monitorizzare le diverse misure prelevate con il PC

L'interfaccia dati è normalmente compatibile con lo standard RS232-C, e può raggiungere velocità asincrone di trasmissione di 150, 300, 600 e 1200 bit per secondo. Il secondo tipo di espansori è predisposto per rilevare e correggere errori nei protocolli di trasmissione, proteggendo e salvaguardando le reti GPIB dai circuiti di trasmissione di bassa qualità. Questo strumento consente inoltre di evitare i problemi dovuti alla presenza di interrupt di livello superiore nei casi di interlacciamento dei dati, che potrebbero provocare cadute di linea, perdita di sincronismo dei modem, ecc., e recuperare automaticamente la linea senza perdita di dati.

Le limitazioni nel range di trasferimento richiedono che:

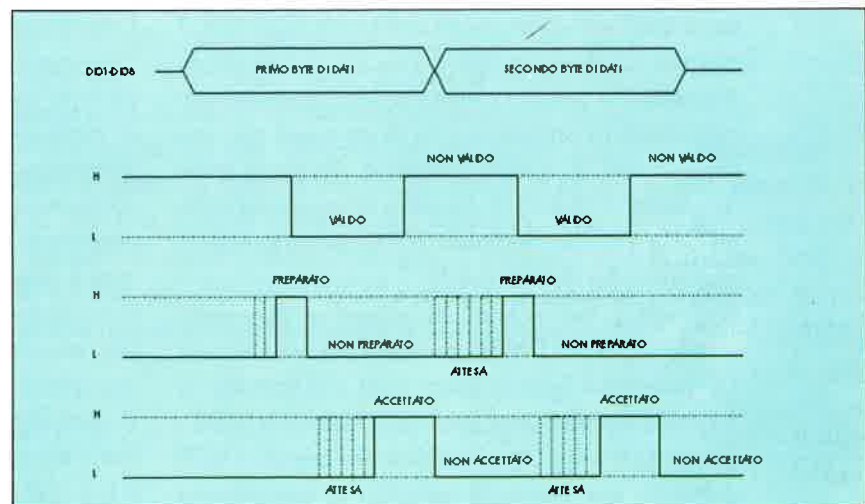
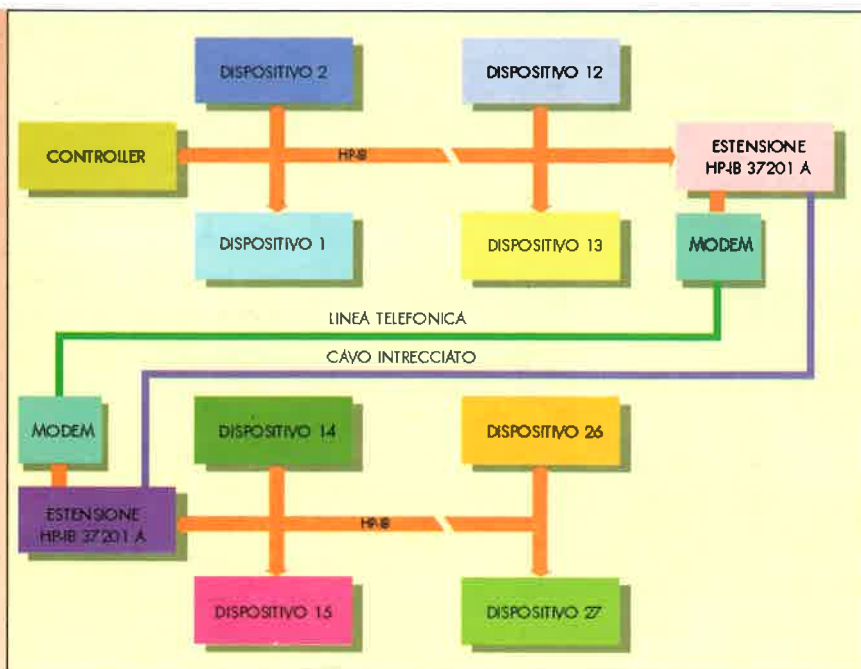
- ogni apparecchiatura sia accesa;
- gli strumenti che partecipano al trasferimento dei dati possano operare anche in alta impedenza;
- la lunghezza del cavo non sia superiore ai 15 metri o che non vi sia più di una apparecchiatura per metro di cavo;
- la capacità di carico sia limitata a 50 pF per apparecchiatura.

Esistono poi alcuni sistemi e apparecchi di misura particolari che influiscono pesantemente sul range di trasferimento dei dati, come ad esempio i voltmetri ad alta risoluzione (da 5 digit e 1/2 a 6 e 1/2) che sfruttano tecniche di integrazione analogico-digitali molto lente, o i contatori di precisione a bassa frequenza e gli analizzatori di spettro in banda stretta. Questi processi di misura in tempo reale molto lenti risultavano ottimali quando la misura veniva effettuata manualmente, e l'addetto poteva attendere senza problemi i cinque o dieci secondi necessari per la sua rilevazione; per gli strumenti di test automatici, che eseguono misure in tempi pari a millisecondi, quel margine di tempo è invece troppo lungo per essere accettabile. Di conseguenza, le industrie costruttrici di apparecchiature di misura stanno cercando di applicare sui loro strumenti automatici tutte le possibili tecniche di campionatura ad alta velocità, di trasferimento di blocchi di memoria, di accesso diretto alla memoria, ecc., per ottenere che il trasferimento dei dati sia limitato esclusivamente dalle potenzialità della combinazione calcolatore-interfaccia.

Il secondo espansore di bus è predisposto per verificare e correggere gli errori nei protocolli di comunicazione

Sviluppi del GPIB

Lo standard IEEE-488.1 permetteva di semplifica-

Diagramma temporale dei segnali di trasferimento presenti nel bus GPIB

Utilizzando espansioni e modem le apparecchiature GPIB possono essere collegate tra di loro anche a grandi distanze

re il collegamento della strumentazione programmabile, ma non era in grado di gestire in modo univoco i formati dei dati, le informazioni di stato, i comandi di configurazione comune, gli errori di gestione e i comandi specifici per le apparecchiature. Di conseguenza, i diversi costruttori hanno implementato sui loro strumenti solo alcune di queste funzioni in modo del tutto personale.

Nel 1987 l'IEEE-488.2 eliminò tutte le ambiguità presenti nella versione precedente grazie alla standardizzazione della modalità di funzionamento degli strumenti e dei controller. Questo standard definisce il formato dei dati, l'informazione di stato, gli errori di gestione, le richieste del controller IEEE-488.2 e i comandi di configurazione ai quali tutti gli strumenti della serie IEEE-488.2 devono adattarsi in modo preciso. I concetti di *trasmissione precisa* e *ricezione concatenata* garantiscono il controllo anche di strumenti che non sono dotati di questo standard da parte delle interfacce IEEE-488.2. Un altro sviluppo dei sistemi GPIB è quello chiamato SCPI, che rappresenta una rifinitura dell'IEEE-488.2 poiché combina il linguaggio dei sistemi di misura e test della Hewlett-Packard (TMSL - Hewlett-Packard Test and Measurement System Language) e il formato di scambio dei dati analogici della Tektronix (ADIF - Tektronix Analog Data Interchange Format). L'SCPI definisce dei comandi semplici e comprensivi applicabili a tutti gli strumenti. Ad esempio, il comando per eseguire delle misure di tensione da inviare a tutti gli strumenti dedicati a questo scopo è semplicemente:

:MEAS:VOLT?.

La combinazione dell'SCPI e dell'IEEE-488.2 ha portato ad una maggiore produttività nell'industria della strumentazione. Anche se è possibile inserire in un sistema SCPI strumenti che non sono dotati di questo standard, è però opportuno che questi ultimi siano dotati almeno dello standard IEEE-488.2.

ACCESSORI PER UN SISTEMA GPIB

Prima di definire alcune configurazioni e tipi di interfacce GPIB, è opportuno fare un piccolo ripasso degli accessori hardware che permettono di aumentare le possibilità di progetto per coloro che si occupano del bus di strumentazione.

Il convertitore ASCII-parallelo: accetta caratteri ASCII byte-seriali dal GPIB e li converte in uscite parallele. Nell'operazione i caratteri ASCII trasmessi in serie sul bus vengono convertiti in caratteri a 4 bit. Il primo carattere ASCII che si riceve viene interpretato come digit più significativo (MSD).

Il convertitore digitale-analogico: accetta una catena di caratteri seriali ASCII e converte uno dei tre ingressi digitali in una uscita analogica di tensione, con una precisione dello 0,1% in 30 μs. L'apparecchiatura può essere completamente programmata tramite il GPIB, oppure può essere pilotata manualmente direttamente dal pannello di controllo.

Attuatore di relè: è dotato di una serie di relè che consentono il controllo di apparecchiature esterne ottenuto manualmente oppure programmato tramite il GPIB. Ogni relè può essere programmato in modo indipendente o in combinazione con altri per un impiego ottimale dei segnali sulle linee multiplexate.

Il clock digitale GPIB: visualizza i mesi, i giorni le ore, i minuti, i secondi e le uscite del clock tramite il bus dell'interfaccia.

LE MEMORIE PROM

Nella famiglia delle memorie a sola lettura (ROM) esistono diversi tipi di dispositivi che possono essere programmati dall'utente stesso, che può così progettare direttamente il contenuto delle celle di immagazzinamento. Tutti questi componenti elettronici vengono indicati con la denominazione di memorie PROM.

In questo capitolo verranno esaminate le memorie che possono essere programmate direttamente dall'utente in funzione delle richieste specifiche di ciascuna applicazione. In fase di produzione il contenuto delle celle è formato da tutti 1 o da tutti 0, a seconda del fabbricante, e viene modificato in modo più o meno permanente per memorizzare le istruzioni necessarie per la particolare applicazione a cui sono destinate.

La famiglia di memorie programmabili ROM può essere suddivisa in due grandi gruppi:

-*1. memorie PROM,*

-*2. memorie RPROM.*

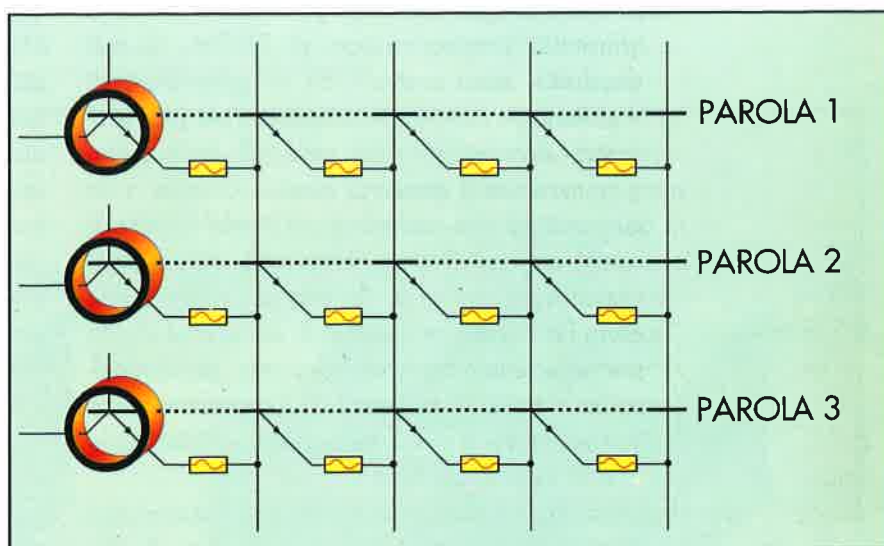
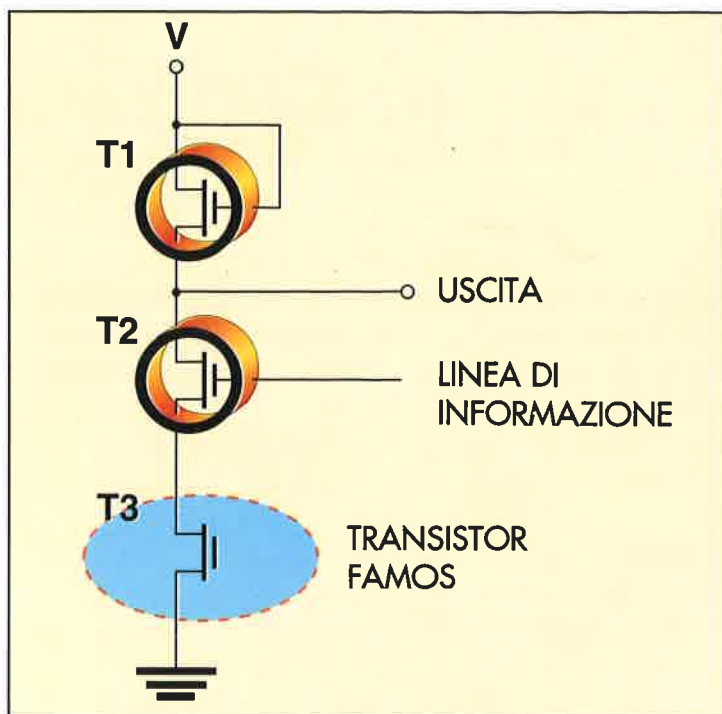
La differenza tra questi due tipi di memorie è determinata dal numero di volte che possono essere scritte. Le prime possono essere incise una sola volta, mentre le seconde più volte. Inoltre, bisogna evidenziare anche che la tecnologia costruttiva utilizzata per le memorie PROM è di tipo bipolare, mentre invece le memorie RPROM sfruttano transistor MOS.

CARATTERISTICHE DELLE MEMORIE PROM

Come detto in precedenza, queste memorie vengono costruite in tecnologia bipolare, ed esistono due diversi processi di fabbricazione:

- *tramite fusibili,*
- *tramite diodi.*

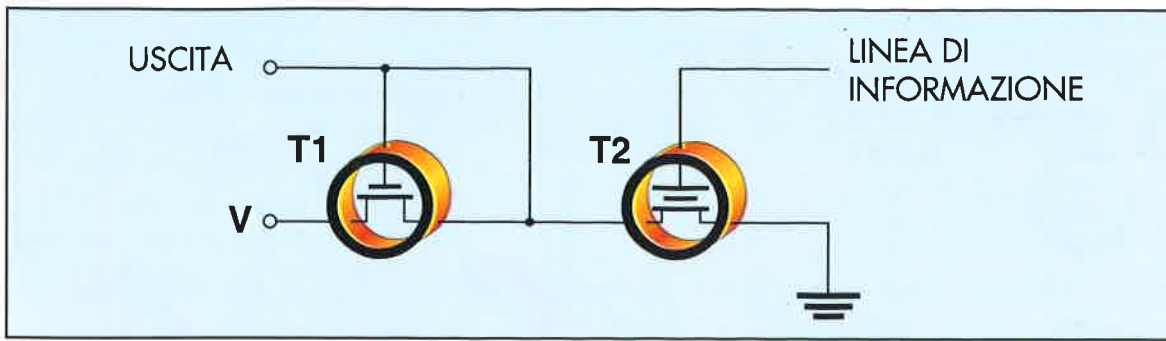
Gli elementi fondamentali di una PROM non differiscono sostanzialmente da quelli di una ROM; l'unica differenza consiste nella matrice delle celle di memoria che, come si può osservare nella figura corrispondente, nelle PROM è dotata di fusibili per la programmazione. Questa architettura prevede in serie al contatto di emettitore di ciascuna cella di memoria la presenza di un sottile strato metallico con spessore di alcuni decimi di micron. Questa è la struttura fondamentale di una memoria ROM vergine con tutte le sue celle a 1; per la sua programmazione è sufficiente "brucia-

Matrice di memoria di una PROM, la cui programmazione viene eseguita con dei fusibili

La tecnologia MOS permette la fabbricazione di ROM riprogrammabili

re" il fusibile costituito dallo strato metallico in quelle celle dove è necessaria la presenza di uno 0. Il metodo utilizzato per la programmazione della memoria, che prevede la bruciatura dei fusibili prescelti, consiste semplicemente nel far attraversare la cella selezionata da un treno di impulsi di corrente di ampiezza e di durata controllata per produrre l'apertura del contatto di emettitore. Questa tecnica per la programmazione delle PROM è la più diffusa, anche se attualmente esistono già apparecchiature automatiche progettate appositamente per questa funzione chiamate programmatori di PROM. Questi dispositivi sono costituiti da un generatore di impulsi opportunamente progettato per provocare la bruciatura dei fusibili nelle celle indirizzate, e generalmente possono essere collegati a un elaboratore che trasferisce nel breve volgere di pochi secondi il programma che deve essere registrato in memoria. Per migliorare la velocità delle PROM e il loro tempo di accesso si sfrutta generalmente la tecnologia Schottky; per diminuire la possibilità di errori di programmazione vengono invece utilizzate leghe più affidabili per la costruzione dei fusibili.

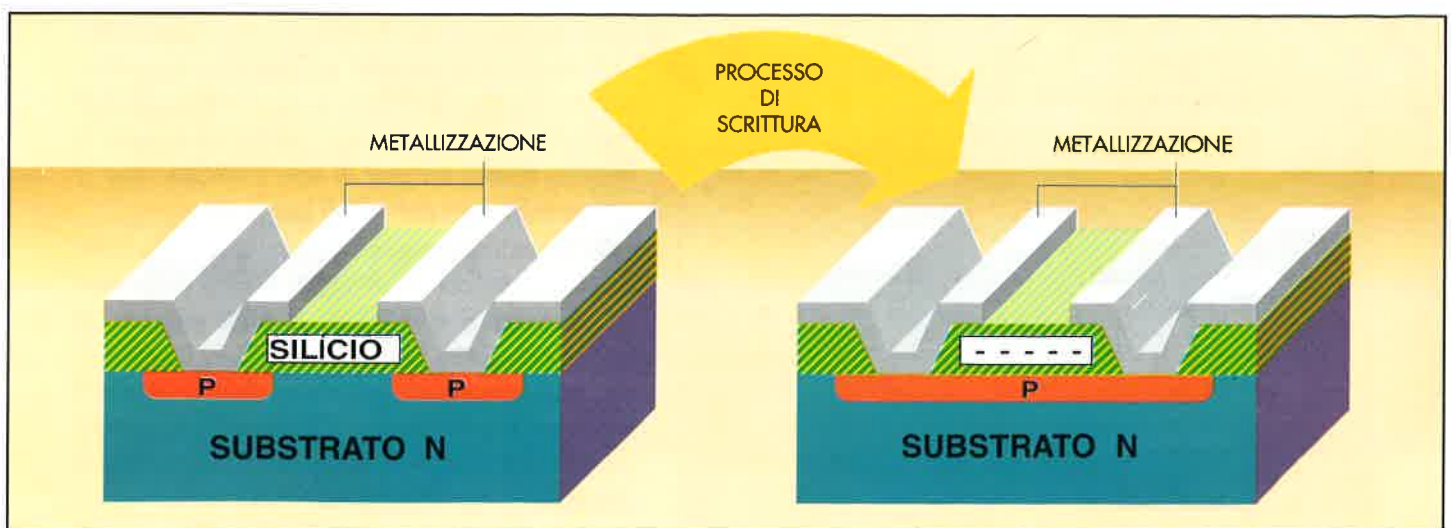
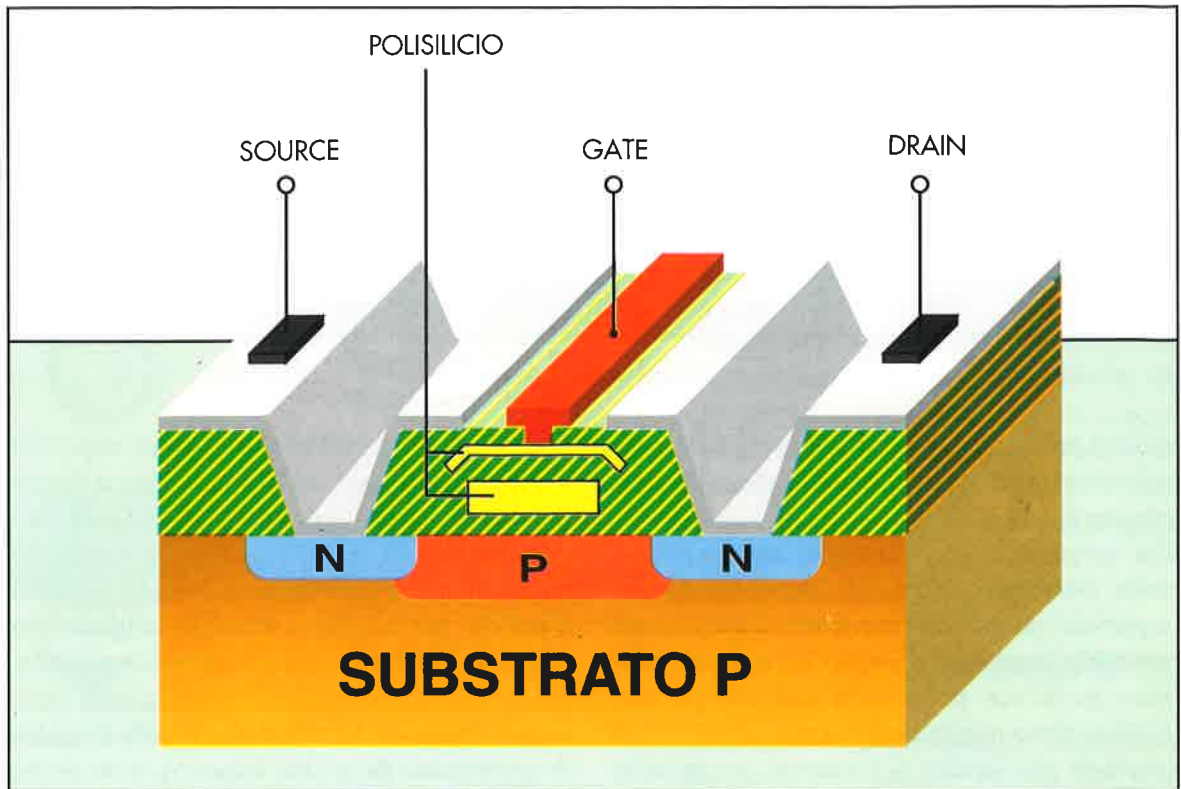
Un'altra architettura costruttiva utilizzata per realizzare una PROM prevede l'impiego di una matrice di celle di memoria, ciascuna delle quali è formata da due diodi in opposizione. In questo modo si ottiene una memoria vergine nella quale il contenuto delle celle è costituito da tutti 0; come nel caso precedente, per la sua programmazione è sufficiente far attraversare la cella prescelta da un treno di impulsi di durata e ampiezza tali da portare uno dei due diodi nella zona definita *zona a valanga*. Quando si verifica questa situazione si genera una fusione locale della giunzione del diodo che lo trasforma in un cortocircuito. L'altro diodo non subisce alcun effetto, poiché si trova in conduzione diretta. In questo modo si generano gli 1 nelle celle selezionate. Questa tecnica di programmazione è conosciuta con il nome di *AIM* (*Avalanche Induced Migration*).

Le memorie Riprogrammabili PROM

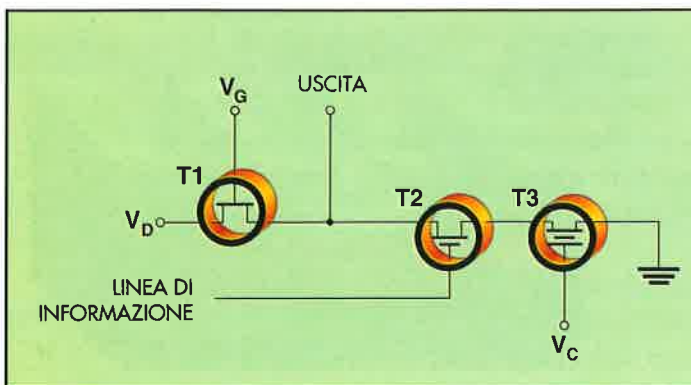
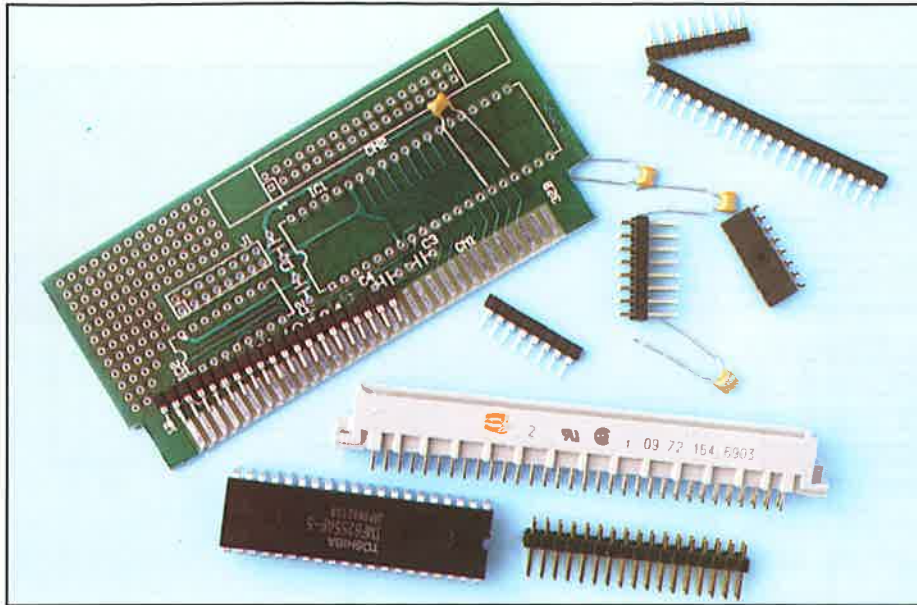
Come detto in precedenza, il programma che viene memorizzato in una PROM è inalterabile, poiché un fusibile distrutto non può essere ricostruito. Questo problema può essere superato utilizzando per la costruzione della memoria la tecnologia MOS. Se ad una ROM MOS si aggiunge un dispositivo che può essere programmato per agire come conduttore, ma che può tornare quando necessario al suo stato primitivo di non conduzione, si ottiene una ROM riprogrammabile. Questa tecnica di fabbricazione viene chiamata *FAMOS* (*Floating gate Avalanche injection Metal Oxide Semiconductor*). Essenzialmente prevede la costruzione di un MOSFET a canale P nel quale è presente un gate policristallino annegato in biossido di silicio che non ha alcun contatto elettrico con il resto del dispositivo. Il funzionamento della cella è molto semplice: applicando una certa tensione sufficientemente elevata tra drain e source, gli elettroni che percorrono il canale di conduzione riescono ad avere energia sufficiente per attraversare il sottile strato di ossido isolante che separa il canale stesso dal gate fluttuante, e vengono iniettati nella zona corrispondente a quest'ultimo rimanendo imprigionati. La presenza di cariche diminuisce la resistività del silicio policristallino, che diventa perciò più conduttore. Questa condizione corrisponde alla memorizzazione di un 1 logico. Per memorizzare uno 0 logico è sufficiente non ese-

Per cancellare delle memorie riprogrammabili è necessario utilizzare luce ultravioletta

guire il processo di programmazione sulla cella selezionata, lasciandola perciò nelle condizioni originarie.
Per eseguire la cancellazione, sempre totale, della memoria è sufficiente illuminare la sua superficie con una luce ultravioletta di determinata intensità e lunghezza d'onda. Questo fascio luminoso trasferisce parte della sua energia agli elettroni presenti nel gate fluttuante, rendendoli in grado di attraversare nuovamente, ma in verso contrario, lo strato di ossido che li imprigionava; raggiunto il substrato vengono poi scaricati definitivamente verso massa. Questo dispositivo viene introdotto in ciascuna matrice della ROM nel seguente modo: in ciascuna intersezione della matrice si posiziona un MOSFET con la relativa porta collegata alla linea di informazione e il drain all'uscita. Il source del FET di memoria deve essere collegato al drain dell'unità FAMOS, il cui source viene a sua volta collegato a terra e il suo gate risulta flottante.

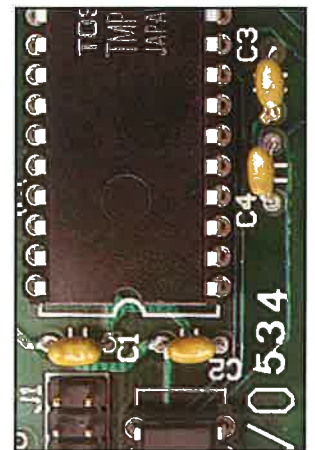
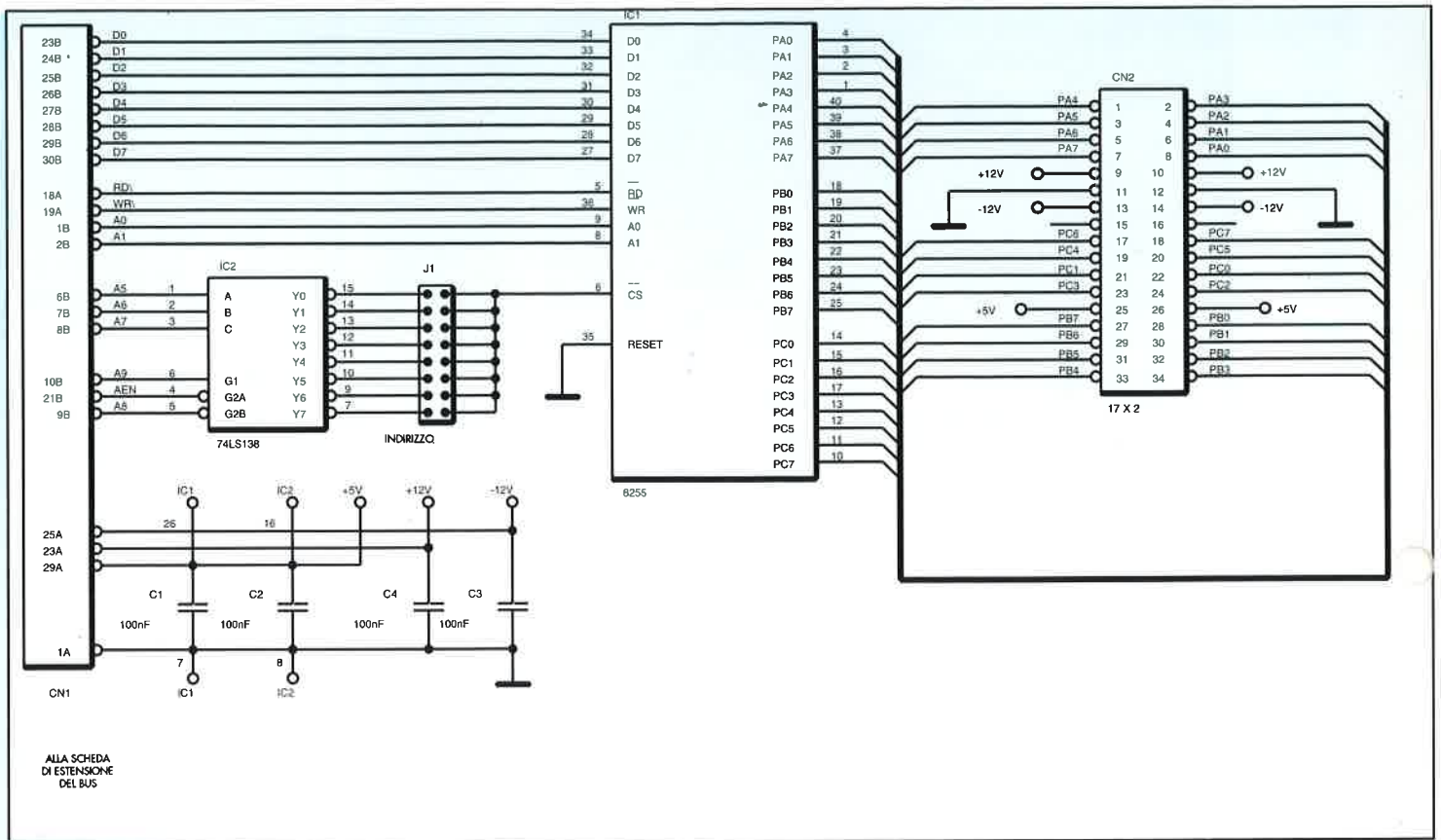
Il tempo di programmazione di questi dispositivi è abbastanza breve, dell'ordine di alcune decine di secondi, mentre il tempo di cancellazione è piuttosto elevato, e può raggiungere anche i 30 minuti; inoltre, la cancellazione avviene su tutta la memoria, per cui non è possibile eseguire una modifica selettiva su una sola determinata cella.
Per ovviare a queste limitazioni sono state introdotte le *memorie EEPROM* (*Electrically Erasable Programmable Read-Only Memory*), dette anche *E²PROM*, nelle quali la cancellazione avviene elettricamente.
Questi dispositivi rappresentano la forma più evoluta e flessibile, ma anche più costosa, delle memorie appartenenti alla famiglia PROM. La loro struttura è molto simile a quella delle EPROM, con transistor MOS a doppio gate; in questo caso però, sia la scrittura che la cancellazione si ottengono applicando dei livelli di tensione, che vanno da 10 a 25 V, superiori ai normali valori della tensione di lavoro.

Per la costruzione delle celle di memoria EPROM viene impiegato un nuovo dispositivo chiamata FAMOS

I dispositivi FAMOS prevedono la presenza di due gate sovrapposti

La loro caratteristica più importante è costituita dal fatto che la cancellazione, e perciò la modifica dell'informazione memorizzata, è del tutto selettiva, per cui è possibile cancellare e riscrivere anche il singolo bit contenuto in una cella.
Assieme alle E²PROM meritano di essere citate anche le *EAROM* (*Electrically Alterable Read-Only Memory*), che rappresentano le progenitrici delle memorie non volatili cancellabili elettricamente. Anche se sostanzialmente il loro funzionamento è molto simile a quello delle E²PROM, la loro struttura interna differisce da queste ultime a causa delle modifiche introdotte sul transistor MOS che costituisce l'elemento di base della cella. Attualmente sono ormai in disuso soprattutto per le elevate tensioni di programmazione che richiedono e per la differente disposizione dei terminali che non le rendono compatibili con le altre memorie della famiglia.
Infine, vale la pena ricordare un'altra categoria di memorie riprogrammabili, le *NV-RAM* (*Non Volatile Random Access Memory*), che differiscono concettualmente da tutte le memorie riprogrammabili viste finora. Infatti, sono costituite da due matrici di memoria, una volatile di lettura e scrittura (RAM) ed una di tipo E²PROM, che si interscambiano i dati tra di loro.
Tutte le normali operazioni vengono svolte sulla matrice RAM, con i vantaggi derivanti dalla semplicità e dalla velocità di accesso proprie di questa categoria; nel caso si verifichi un calo di tensione, con possibile perdita di dati, allora il contenuto delle RAM viene trasferito automaticamente nella matrice E²PROM, che è in grado di mantenerlo indefinitamente.

Struttura di una cella di memoria EAROM, il cui tempo di cancellazione è decisamente inferiore rispetto alle EPROM

SCHEDA SPERIMENTALE PER PC

Come detto in altre occasioni, un calcolatore da solo non è in grado di scambiare informazioni con il mondo esterno. Per questo motivo viene proposta la realizzazione di una interfaccia di Ingresso/Uscita che consenta questa comunicazione.

Perché un elaboratore sia in grado di percepire le variazioni che si generano nelle sue vicinanze, e controllare gli elementi esterni che gli consentano di reagire alle stesse, lo si deve dotare di qualche mezzo di comunicazione addizionale, come schede di ingresso/uscita, convertitori analogico/digitali, o qualsiasi altro dispositivo che gli permetta di scambiare informazioni con il mondo esterno. In commercio si possono trovare moltissime schede collegabili ad un computer in grado di realizzare funzioni di ingresso/uscita molto diversificate. La maggior parte di questi dispositivi sono però di uso generale, per cui le funzioni di cui dispongono generalmente non si

In commercio si possono trovare molte schede che svolgono funzioni di ingresso/uscita adatte per il collegamento al computer

Schema elettrico della scheda sperimentale. Il componente principale di questo circuito è l'8255

adattano completamente alle esigenze dell'utente; in altri casi invece, essendo progettate per applicazioni specifiche, sono valide esclusivamente per essere impiegate in un determinato campo di utilizzo. In pratica, è molto difficile trovare in commercio una scheda che si adatti completamente alle proprie necessità; a queste considerazioni bisogna aggiungere il fatto che il prezzo di queste schede è generalmente molto elevato.

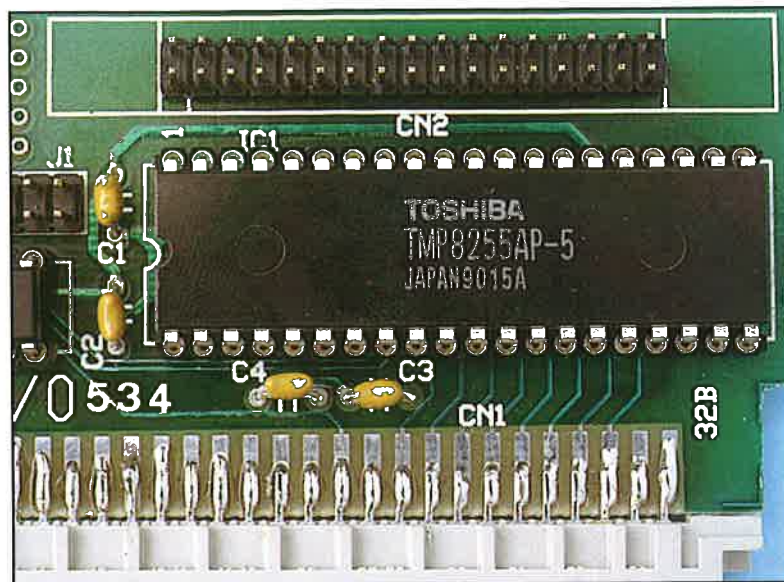
L'unica alternativa rimane quella di progettarsi e costruirsi la propria interfaccia in funzione delle specifiche richieste dall'applicazione alla quale si deve adattare, ma ciò richiede una conoscenza approfondita delle caratteristiche del calcolatore, delle sue modalità di indirizzamento, dei metodi di accesso ai dispositivi e di molti altri parametri che complicano in misura notevole il progetto. La soluzione ideale sarebbe quella di poter avere a disposizione una interfaccia tra il calcolatore e il dispositivo che si vuole controllare che consenta di trascurare le caratteristiche del calcolatore, riducendo la comunicazione tra le due apparecchiature ad un semplice scambio asincrono di dati paralleli. La scheda sperimentale presentata in questo capitolo costituisce proprio l'interfaccia della quale si sono delineate le caratteristiche. Infatti, è in grado di gestire la comunicazione tra le apparecchiature esterne ed il calcolatore, consentendo di semplificare al massimo il progetto di qualsiasi dispositivo di ingresso/uscita richiesto dalle esigenze.

Il componente principale di questa scheda sperimentale è l'interfaccia programmabile 8255 o PPI

L'8255

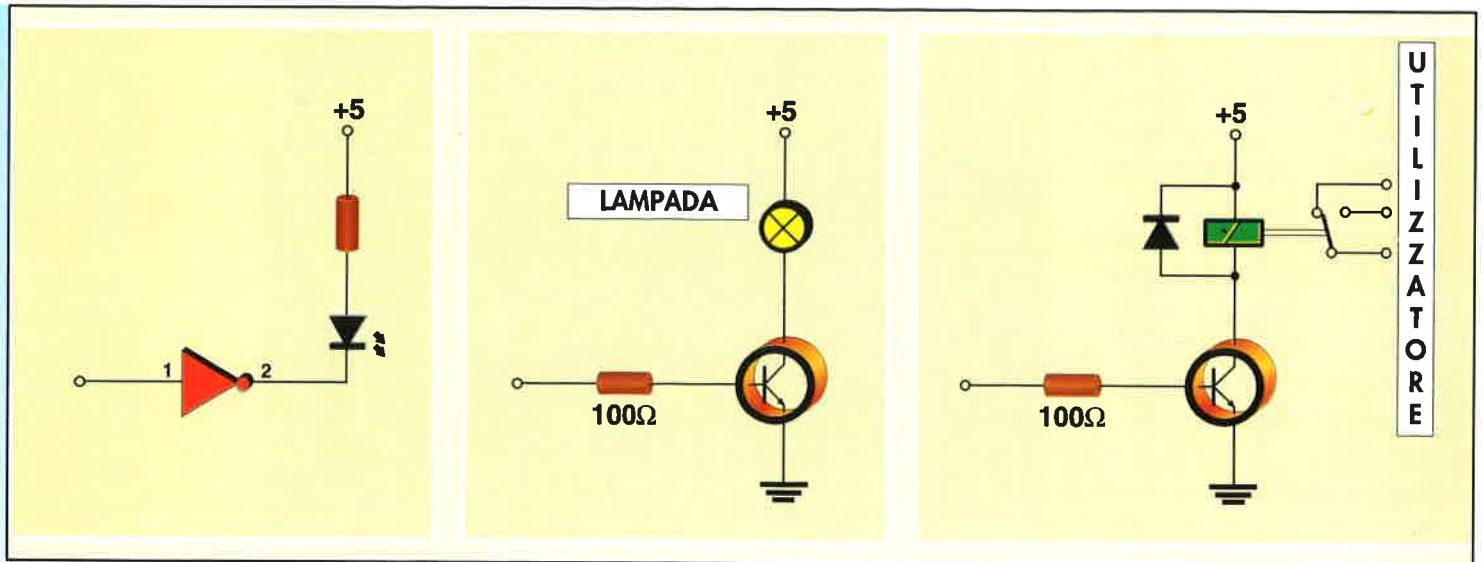
Il componente principale di questa scheda sperimentale è l'interfaccia programmabile 8255 o PPI (*Programmable Peripheral Interface*). Questo dispositivo appartiene alla famiglia del microprocessore 8080, ed è perfettamente compatibile con i circuiti basati su questa categoria di componenti.

Come caratteristiche principali si possono citare la sua grande capacità di scambio di informazioni e la versatilità delle sue modalità di funzionamento. Comprende 24 linee di comunicazione

programmabili come ingressi o uscite organizzate in due gruppi indicati come gruppo A e gruppo B da 12 linee ciascuno, e tre modalità di funzionamento (0, 1 e 2).
Il gruppo A è composto dagli otto bit della porta A (PA) e dai quattro bit più significativi della porta C (da PC4 a PC7), mentre il gruppo B è composto dai quattro bit meno significativi della porta C (da PC0 a PC3) e dagli otto bit della porta B (PB).
Per quanto riguarda le modalità di funzionamento, bisogna tener presente che le modalità 0 e 1 sono valide per entrambi i gruppi, mentre la modalità 2 è operativa solamente sul gruppo A. Nella modalità 0 ciascuno dei gruppi, A e B, viene suddiviso in tre porte da quattro bit programmabili come ingressi o uscite. Gli otto bit che formano la porta A (PA) agiscono tutti come ingressi o come uscite; la stessa situazione si verifica con la porta B (PB). Al contrario, nella porta C (PC) le due porte a quattro bit possono essere programmate indipendentemente come ingressi o come uscite. Se una porta è programmata come ingresso, i dati che vengono letti sulla stessa sono quelli presenti nel momento in cui viene eseguita la lettura, poiché non vengono memorizzati nei registri dell'8255. Se è programmata come uscita invece, i dati che vengono scritti su di essa vengono mantenuti sino alla successiva richiesta di scrittura.
Nella modalità 1 ciascun gruppo viene configurato come una porta dati ad otto bit e una porta di controllo a quattro bit. I quattro bit di controllo servono per stabilire il protocollo di comunicazione con la periferica, mentre lo scambio dei dati avviene attraverso la porta ad otto bit.
Nella modalità 2 la porta A (PA) viene configurata come bus bidirezionale, mentre i cinque bit più significativi della porta C (da PC3 a PC7) vengono utilizzati come segnali di controllo per lo stesso. Come già detto, questa modalità di funzionamento è operativa solo per il gruppo A, ma il gruppo B può lavorare contemporaneamente nelle modalità 0 e 1.

La periferica 8255 con le sue diverse modalità di funzionamento e le 24 linee di ingresso/uscita permette una notevole flessibilità di comunicazione

Per impostare la modalità di funzionamento di ciascun gruppo si sfrutta il registro di controllo, la cui struttura è la seguente:

Bit 7	- 1, attivazione della modalità	
Bit 6 e 5	- Modalità del gruppo A:	00 - modalità 0 01 - modalità 1 10 - modalità 2 11 - modalità 3
Bit 4	- Indirizzo della porta A:	0 - uscita 1 - ingresso
Bit 3	- Indirizzi da PC4 a PC7:	0 - uscita 1 - ingresso
Bit 2	- Modalità del gruppo B:	0 - modalità 0 1 - modalità 1
Bit 1	- Indirizzo della porta B:	0 - uscita 1 - ingresso
Bit 0	- Indirizzi da PC0 a PC3:	0 - uscita 1 - ingresso

Il sistema di comunicazione del PPI 8255 è organizzato in due gruppi da 12 linee

Per visualizzare lo stato delle uscite si possono utilizzare dei diodi LED. Se però è necessario eccitare un relè, che richiede correnti piuttosto elevate, bisogna utilizz... un transistor

Per avere maggiori informazioni su questo dispositivo è consigliabile consultare il volume 2 della *Intel's Microsystem Components Handbook*.

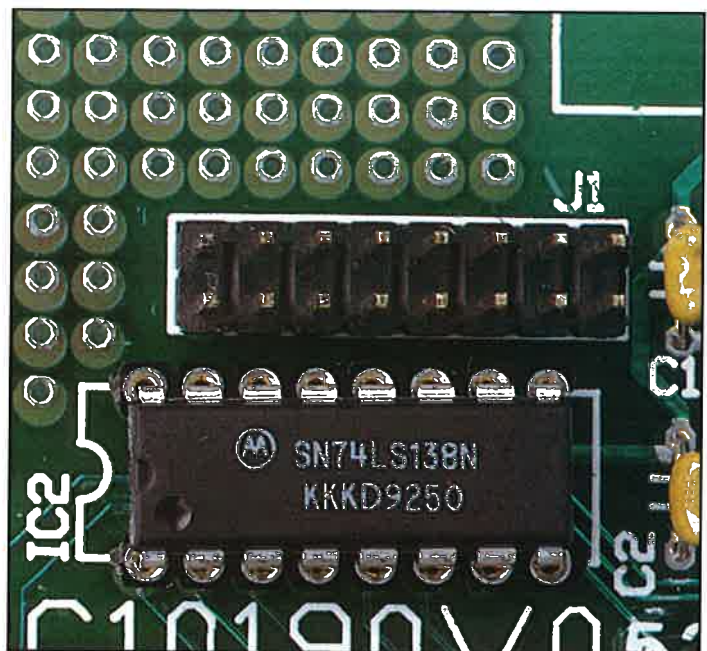
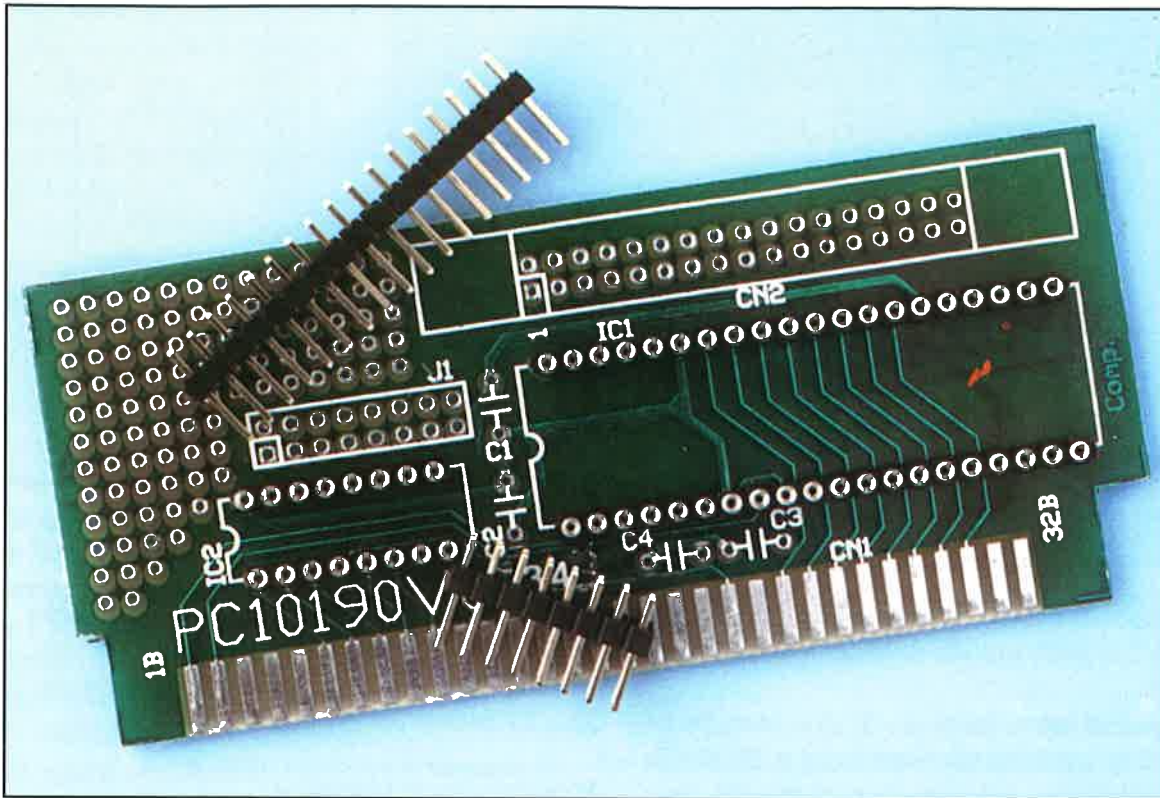
DESCRIZIONE DEL CIRCUITO

La comunicazione tra il microprocessore e qualsiasi dispositivo periferico avviene tramite le porte di ingresso/uscita. Ciò significa che ogni dispositivo viene identificato da un indirizzo personale che viene memorizzato nel BIOS.

La scheda sperimentale gestisce 32 indirizzi compresi tra 200h e 2FFh. Osservando la mappa di I/O si può però notare che alcuni dispositivi tra quelli abitualmente utilizzati dal PC vengono installati proprio in questo campo di indirizzi. Per questa ragione, e per evitare problemi di interferenze, la scheda è dotata di alcuni terminali di programmazione (J1) che consentono di definire i 32 indirizzi a partire da uno degli otto indirizzi indicati nella tabella corrispondente.

La comunicazione tra il microprocessore e qualsiasi dispositivo periferico si ottiene tramite delle porte di ingresso/ uscita

Osservando lo schema elettrico si può notare che gli indirizzi vengono decodificati dal demultiplexer 74LS138 (IC2). I terminali 4, 5 e 6 sono degli ingressi di enable che devono essere rispettivamente collegati alle linee del bus AEN, A8 e A9. Quando il segnale AEN (accesso al bus di espansione) si trova a livello logico basso il microprocessore può accedere al bus di espansione; A8 e A9 sono due bit di indirizzamento del bus. L'applicazione di una determinata combinazione sugli ingressi A B e C (ad esempio 001), corrispondenti ai terminali 1, 2 e 3 e collegati rispettivamente alle linee del bus indirizzi A5, A6 e A7, attiva una delle otto uscite di IC2. Se la combinazione presente su A, B e C è 000 viene attivata l'uscita Y0, mentre se questa è 001 l'uscita attiva è Y1, e così via sino alla combinazione 111 che attiva l'uscita Y7.

La posizione del ponticello J1 determina l'indirizzo di accesso alla scheda

I primi componenti che devono essere montati sono i terminali torniti che servono da zoccoli per gli integrati e i terminali maschi. Tutti devono essere saldati su entrambe le facce dello stampato

Esistono inoltre otto possibili combinazioni di ingresso che determinano l'indirizzo a partire dal quale si accede alla scheda. Tramite un jumper, inserito in una delle otto possibili posizioni di programmazione (J1) è possibile selezionare quale delle uscite deve agire come segnale CS per IC1. Questo segnale è attivo a livello basso per cui, quando l'uscita selezionata del multiplexer passa a livello basso, si ha l'accesso diretto all'8255 (IC1). In questo modo l'intervallo di indirizzamento di cui si è parlato (256 posizioni) risulta suddiviso in otto segmenti da 32 posizioni, come si può notare nella colonna decimale della relativa tabella.

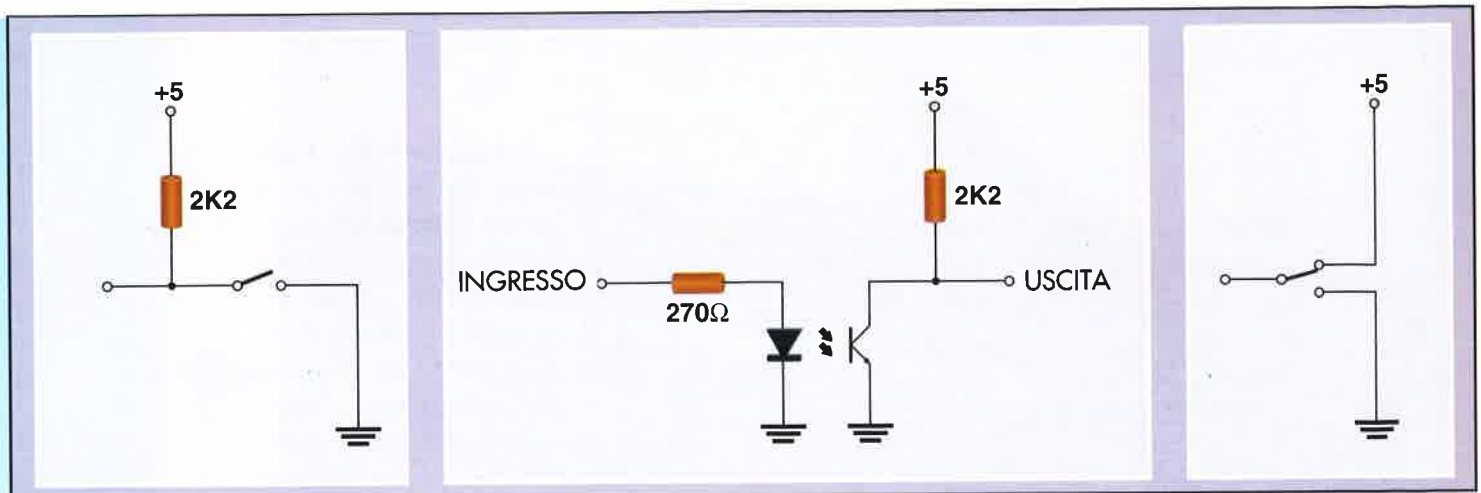
Gli accessi ai quattro registri dell'8255 sono controllati tramite gli ingressi A0 e A1 (terminali 9 e 8 di IC1) che sono direttamente collegati alle linee con lo stesso nome del bus di espansione del PC. Le combinazioni possibili sono:

A0=0, A1=0 - Accesso alla porta A
A0=1, A1=0 - Accesso alla porta B
A0=0, A1=1 - Accesso alla porta C
A0=1, A1=1 - Accesso alla porta di controllo

Questo significa che se l'indirizzo della porta A è considerato quello di partenza, allora la porta B è selezionata all'indirizzo di partenza + 1, la porta C a quello di partenza + 2, e la porta di controllo a quello di partenza + 3. Se si inserisce il jumper nella posizione 3, l'indirizzo di partenza risulta 240h, per cui l'indirizzo della porta A

Indirizzi selezionabili con J1

POSIZIONE DEL JUMPER	INDIRIZZO ESADECIMALE	DECIMALE
1	200	512
2	220	544
3	240	576
4	260	608
5	280	640
6	2A0	672
7	2C0	704
8	2E0	736

Esistono otto possibili combinazioni di ingresso che definiscono l'indirizzo di partenza per l'accesso alla scheda

Sugli ingressi si possono collegare pulsanti, fotoaccoppiatori, buffer o qualsiasi altro elemento che fornisca dei livelli di segnale TTL

corrisponde a 240h, quello della B a 241h, quello della C a 242h e quello della porta di controllo a 243h.

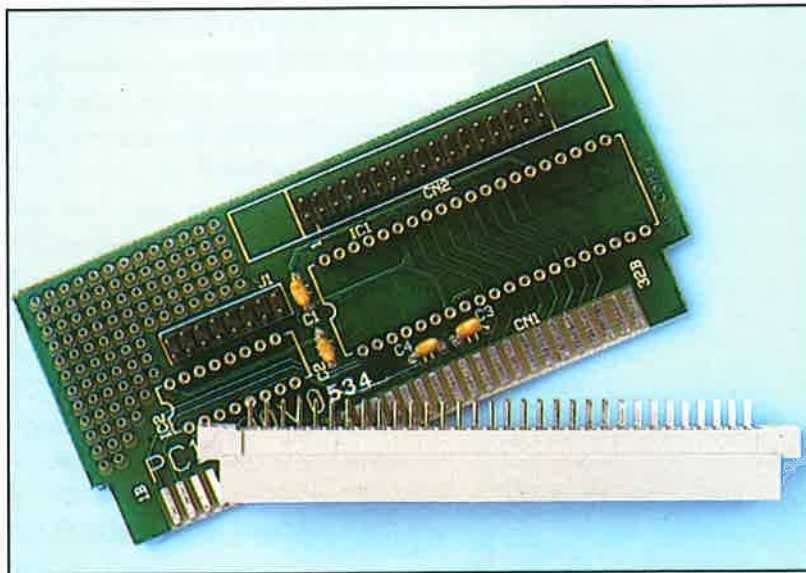
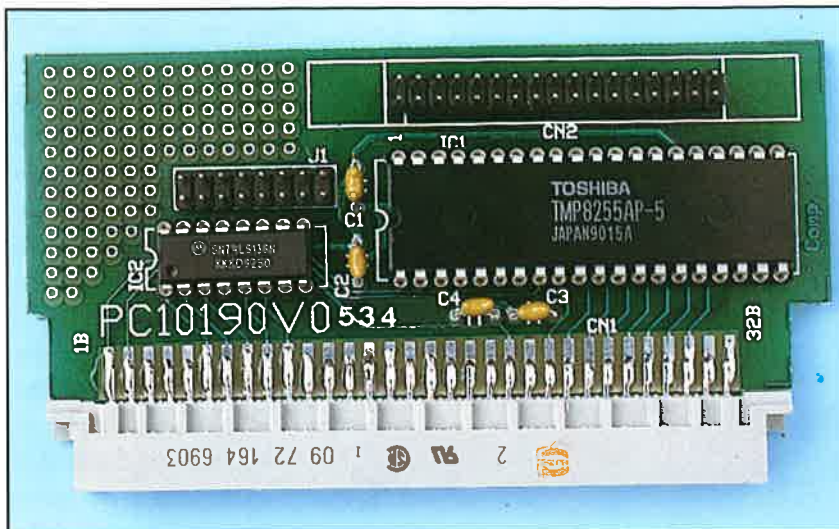
I segnali di lettura (terminale 5), di scrittura (terminale 36), e dei dati (terminali da 34 a 27) di IC1, devono essere collegati direttamente alle linee con lo stesso nome presenti sul bus di espansione e vengono controllati direttamente dal microprocessore.

Sul connettore di uscita CN2 sono disponibili le tre porte dell'8255 alle quali si possono collegare i propri circuiti di interfaccia, considerando sempre attentamente la modalità con cui si fa lavorare la periferica. Su questo connettore sono anche presenti le alimentazioni +12, -12, +5 V, e la massa comune. Per il collegamento dei prototipi si può utilizzare un connettore femmina a crimpare da 32 + 32 contatti per cavo piatto (flat).

MONTAGGIO E VERIFICA

Il circuito stampato utilizzato è a doppia faccia con fori non metallizzati, per cui si deve prestare molta attenzione nell'eseguire il montaggio dei componenti poiché alcuni di questi devono essere saldati su entrambe le facce.

Il montaggio deve iniziare dai terminali utilizzati come zoccolo per i circuiti integrati, proseguire con il connettore CN2 composto da due file da 17 terminali maschi per circuito stampato, e con i terminali di selezione J1 costituiti da due file da 8 terminali maschi per circuito stampato. Successivamente si possono montare i condensatori. Per quanto riguarda CN1 (connettore eurocard da 32 + 32 terminali), si ricorda che deve essere montato in modo che il terminale 1 del connettore coincida con l'1 serigrafato sullo stampato. Inizialmente è consigliabile saldare i terminali più esterni, in modo da fissare e allineare corretta-

Dopo aver saldato i condensatori è possibile montare e saldare il connettore maschio a 32+32 terminali

Sul connettore di uscita CN2 sono disponibili le tre porte dell'8255

Circuito con tutti i componenti montati

Collegamento al PC

Il collegamento tra il PC e la scheda sperimentale si ottiene utilizzando la scheda di espansione del bus presentata in uno dei primi capitoli. Non si deve pensare di eliminare il connettore eurocard e collegare direttamente la scheda allo slot di espansione del PC, poiché i connettori non sono compatibili e si potrebbe danneggiare seriamente il PC.

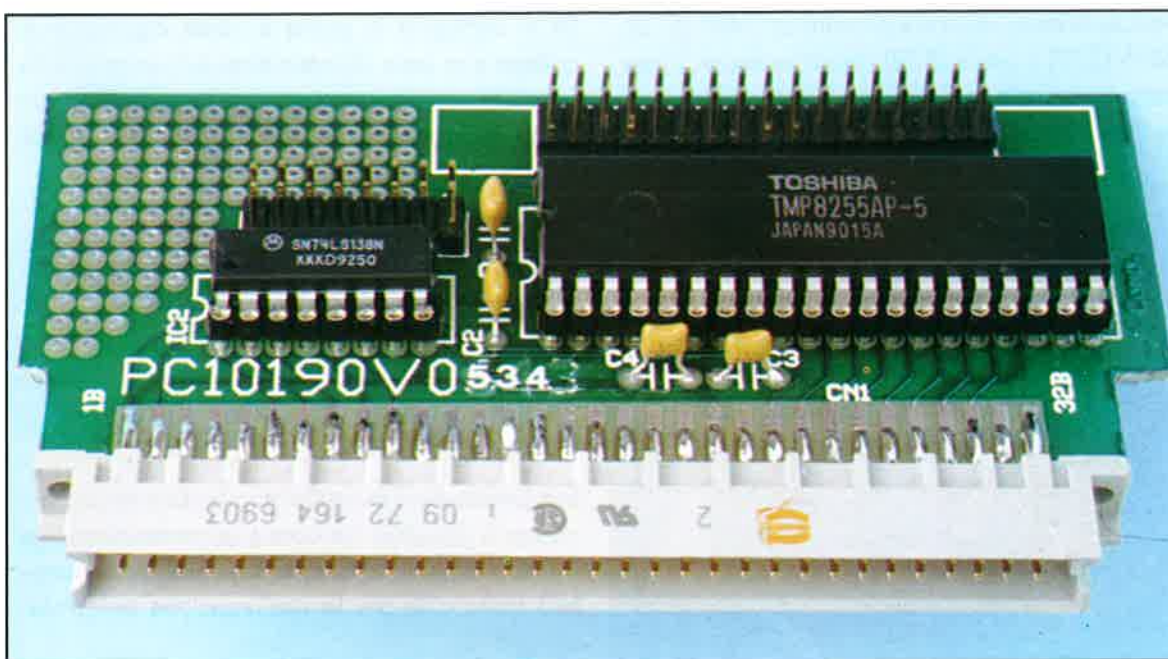
mente il connettore allo stampato, e successivamente procedere con la saldatura dei rimanenti. Al termine si devono montare i circuiti integrati nei rispettivi zoccoli.

Dopo aver installato tutti i componenti è necessario effettuare un'ispezione visiva del montaggio, per verificare che tutte le saldature siano state eseguite correttamente, che non siano presenti cortocircuiti, e che i circuiti integrati siano montati esattamente. A questo punto la scheda è pronta per operare.

La scheda sperimentale preleva l'alimentazione dal computer, per cui si deve avere la precauzione di spegnere il calcolatore prima di effettuare qualsiasi tipo di collegamento, in modo da evitare l'insorgere di possibili guasti.

Modalità di utilizzo

Se si osserva la mappa di ingresso/uscita del PC si può notare che all'indirizzo 240h non è previsto il collegamento di nessuna periferica convenzio-

Dettaglio dei terminali maschi del connettore eurocard a 32+32 terminali

La scheda preleva l'alimentazione necessaria dal calcolatore, per cui è necessario prestare particolare attenzione quando si collega il circuito

Elenco componenti

Condensatori

C1-C4= 100 nF, ceramici

Circuiti integrati

IC1 = 8255

IC2 = 74LS138

Connettori

CN1 = Connettore eurocard maschio 32+32 (a+b)

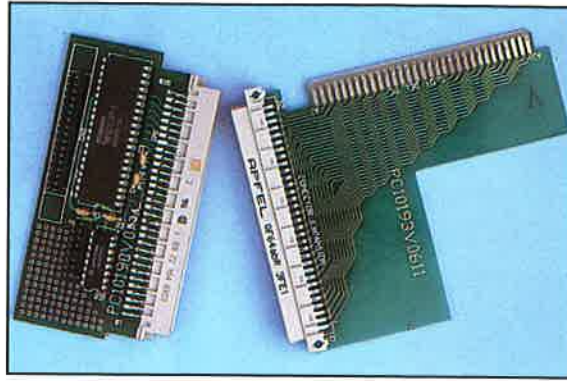
CN2 = due file da 17 terminali maschi per c.s.

J1 = due file da 8 terminali maschi per c.s.

Varie

56 Terminali torniti per zoccoli

1 jumper per J1

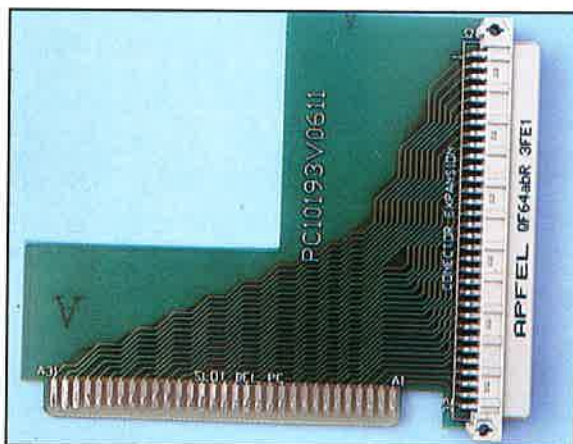
Circuito stampato PC10190V0534

Circuiti predisposti per il collegamento al computer

nale. Per configurare la scheda a questo indirizzo bisogna inserire il jumper nella posizione 3 di J1.
Quando si alimenta il circuito, le tre porte A, B e C sono configurate come ingressi, per cui la prima operazione da effettuare è quella di configurarle nella modalità di funzionamento che si è stabilita. Per eseguire questa operazione bisogna scrivere nel registro di controllo dell'8255 la combinazione di bit desiderata, in accordo con le funzioni che ciascuna porta deve svolgere. Se i due gruppi devono operare in modalità 0 e tutte le porte devono essere delle uscite è necessario scrivere sulla porta di controllo il valore decimale 128. L'indirizzo della porta di controllo è 243h (579 in decimale), per cui in BASIC si deve scrivere OUT 579,128. Per accedere alle porte A, B e C si devono utilizzare gli indirizzi 240h (576), 241h (577) e 242h (578) rispettivamente. L'operazione di scrittura si esegue sfruttando l'istruzione "OUT indirizzo,valore", mentre quella di lettura con l'istruzione "variabile=INP indirizzo".
Se non si è progettato nessun circuito da collegare alla scheda sperimentale, e si desidera familiarizzare con il suo funzionamento, si possono utilizzare come ingressi e uscite gli elementi che compaiono nelle figure (diodi LED, pulsanti, ecc.).
Per verificare il funzionamento delle porte, configurate come stabilito (modalità 0 e tutte uscite), si può collegare il circuito con il diodo LED di figura all'uscita che si desidera controllare. Se si applica un diodo ad ogni uscita della porta A e si desidera farli accendere tutti, è sufficiente eseguire l'istruzione "OUT 576,255", mentre per spegnerli si può utilizzare l'istruzione "OUT 576,0".
Se si vuole far funzionare la porta A come contatore binario, si deve eseguire il seguente programma:

```
10 OUT 579,128
20 CONT=0
30 OUT 576,CONT
40 IF CONT=255 GOTO 20
50 CONT=CONT+1
60 GOTO 30
```

Se si configura la porta B come ingresso e si collega una serie di interruttori sui suoi otto bit è possibile simulare un ingresso dati. Per leggere questi dati si deve eseguire il seguente programma:

```
10 OUT 579,130
20 VALORE=INP 577
30 LOCATE 1,20:PRINT VALORE;
40 GOTO 20
```

Eseguendo diverse verifiche nelle diverse configurazioni è possibile conoscere approfonditamente il funzionamento di questo dispositivo, che diventerà molto utile per la realizzazione dei propri progetti.

La scheda sperimentale viene collegata all'elaboratore per mezzo di questa scheda di prolunga del bus